

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2003 年 7 月 10 日 (10.07.2003)

PCT

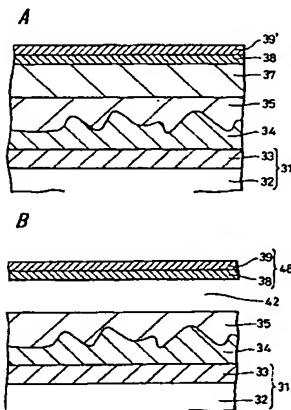
(10) 国際公開番号  
WO 03/055789 A1

- (51) 国際特許分類<sup>7</sup>: B81B 3/00, B81C 1/00 (72) 発明者; および  
(21) 国際出願番号: PCT/JP02/13128 (75) 発明者/出願人 (米国についてのみ): 池田 浩一  
(22) 国際出願日: 2002 年 12 月 16 日 (16.12.2002) (IKEDA, Koichi) [JP/JP]; 〒141-0001 東京都品川区北  
(25) 国際出願の言語: 日本語 品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP).  
(26) 国際公開の言語: 日本語 木下 隆 (KINOSHITA, Takashi) [JP/JP]; 〒141-0001 東  
(30) 優先権データ: 特願 2001-394881 京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式  
2001 年 12 月 26 日 (26.12.2001) JP 社内 Tokyo (JP).  
(71) 出願人 (米国を除く全ての指定国について): ソニー株 (74) 代理人: 角田 芳末, 外 (TSUNODA, Yoshisue et al.); 〒  
式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 160-0023 東京都新宿区西新宿 1 丁目 8 番 1 号 新宿  
東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP). ビル Tokyo (JP).  
(81) 指定国 (国内): KR, US.

[続葉有]

(54) Title: MEMS ELEMENT MANUFACTURING METHOD

(54) 発明の名称: MEMS 素子の製造方法



(57) Abstract: A method for manufacturing an MEMS element for flattening a drive side electrode surface, reducing irregularities of beam shape, improving performance, and improving performance uniformity. The method includes a step of forming a substrate side electrode on a substrate, a step of forming a fluid film before or after formation of a sacrificial layer, a step of forming a beam having a drive side electrode on a flattened surface, and a step of removing the sacrificial layer.

(57) 要約:

本発明は、駆動側電極表面の平坦化を図り、ビーム形状のバラツキの低減、性能向上及び性能の均一性向上を図った静電駆動型の MEMS 素子の製造方法を提供する。

本発明の MEMS 素子の製造方法は、基板上に基板側電極を形成し、犠牲層の形成前又は形成後に流動性膜を形成し、さらに平坦化された表面上に駆動側電極を有するビームを形成し、その後、犠牲層を除去する。



WO 03/055789 A1



(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

## 明細書

## MEMS素子の製造方法

## 技術分野

5           本発明は、静電駆動型のMEMS素子の製造方法に関する。

## 背景技術

10           微細技術の進展に伴い、いわゆるマイクロマシン（MEMS :  
Micro Electro Mechanical Systems、超小型電氣的・機械的複合体）素子、及びMEMS素子  
を組み込んだ小型機器が、注目されている。

15           MEMS素子は、シリコン基板、ガラス基板等の基板上に微細  
構造体として形成され、機械的駆動力を出力する駆動体と、駆動  
体を制御する半導体集積回路等とを電氣的に、更に機械的に結合  
させた素子である。MEMS素子の基本的な特徴は、機械的構造  
20           として構成されている駆動体が素子の一部に組み込まれているこ  
とであって、駆動体の駆動は、電極間のクーロン引力などを応用  
して電氣的に行われる。

25           図11及び図12は、光の反射や回折を利用し、光スイッチ、  
光変調素子に適用される光学MEMS素子の代表的な構成を示す  
。

25           図11に示す光学MEMS素子1は、基板2と、基板2上に形  
成した基板側電極3と、基板側電極3に対向して平行に配置した  
駆動側電極4を有するビーム（梁）6と、このビーム6の一端を  
支持する支持部7とを備えて成る。ビーム6と基板側電極3とは  
、その間の空隙8によって電氣的に絶縁されている。

          基板2は、例えば、シリコン（Si）やガリウム砒素（GaAs）などの半導体基板上に絶縁膜を形成した基板、ガラス基板の

ような絶縁性基板などの所要基板が用いられる。基板側電極 3 は、不純物をドーピングした多結晶シリコン膜、金属膜（例えば W 蒸着膜）などで形成される。ビーム 6 は、例えばシリコン窒化膜（SiN 膜）等の絶縁膜 5 と、その上面に形成された膜厚 100 nm 程度の例えば Al 膜からなる反射膜を兼ねる駆動側電極 4 とから構成される。このビーム 6 は、支持部 7 にその一端を支持した、所謂片持ち梁式に形成される。

この光学 MEMS 素子 1 では、基板側電極 3 と駆動側電極 4 に与える電位に応じて、ビーム 6 が基板側電極 3 との間の静電引力又は静電反発力により変位し、例えば図 11 の実線と破線で示すように、基板側電極 3 に対して平行状態と傾斜状態に変位する。

図 12 に示す光学 MEMS 素子 11 は、基板 12 と、基板 12 上に形成した基板側電極 13 と、基板側電極 13 をブリッジ状に跨ぐビーム 14 とを備え成る。ビーム 14 と基板側電極 13 とは、その間の空隙 8 によって電氣的に絶縁されている。

ビーム 14 は、基板側電極 3 をブリッジ状に跨いで基板 12 上に立脚する例えば SiN 膜からなるブリッジ部材 15 と、基板側電極 13 に対向して相互に平行にブリッジ部材 15 上に設けられた、例えば膜厚 100 nm 程度の Al 膜からなる反射膜を兼ねる駆動側電極 16 とから構成される。基板 12、基板側電極 13、ビーム 14 等は、図 11 で説明したと同様の構成、材料を採り得る。ビーム 14 は、その両端が支持された所謂両持ち梁式に形成される。

この光学 MEMS 素子 11 では、基板側電極 3 と駆動側電極 4 に与える電位に応じて、ビーム 14 が基板側電極 13 との間の静電引力又は静電反発力により変位し、例えば図 12 の実線と破線で示すように、基板側電極 3 に対して平行状態と凹み状態に変位する。

これ等の光学MEMS素子1、11は、光反射膜を兼ねる駆動側電極4、16の表面に光が照射され、ビーム4、14の駆動位置に応じて、その光の反射方向が異なるのを利用して、一方向の反射光を検出してスイッチ機能を持たせた、光スイッチとして適用できる。

また、光学MEMS素子1、11は、光強度を変調させる光変調素子として適用できる。光の反射を利用するときは、ビーム4、14を振動させて単位時間当たりの一方向の反射光量で光強度を変調する。この光変調素子は、いわゆる時間変調である。

光の回折を利用するときは、共通の基板側電極3、13に対して複数のビーム6、14を並列配置して光変調素子を構成し、共通の基板側電極3、13に対する例えば1つ置きのビーム6、14の近接、離間の動作により、光反射膜を兼ねる駆動側電極の高さを変化させ、光の回折によって駆動側電極で反射する光の強度を変調する。この光変調素子は、いわゆる空間変調である。

図13は、SLM（シリコンライトマシーン）社がレーザディスプレイ用光強度変換素子、つまり光変調器として開発したGLV（Grating Light Valve）デバイスの構成を示す。

GLVデバイス21は、図13Aに示すように、ガラス基板等の絶縁基板22上にW薄膜といった高融点金属やその窒化膜、あるいは、多結晶シリコン薄膜による共通の基板側電極23が形成され、この基板側電極23に交叉してブリッジ状に跨ぐ複数、本例では6つのビーム24〔24<sub>1</sub>、24<sub>2</sub>、24<sub>3</sub>、24<sub>4</sub>、24<sub>5</sub>、24<sub>6</sub>〕が並列配置されてなる。基板側電極23及びビーム24の構成は、前述の図11で説明したと同じ構成である。即ち、図13Bに示すように、ビーム24では、例えばSiN膜によるブリッジ部材25の基板側電極23と平行する面上に膜厚1

00 nm程度のA1膜による反射膜兼駆動側電極26が形成されてなる。

ブリッジ部材25と、その上に設けられた反射膜兼駆動側電極26とからなるビーム24は、リボンと通称されている部位である。

ビーム24の反射膜兼駆動電極26として使用したアルミニウム膜(A1膜)は、(1) 比較的容易に成膜できる金属であること、(2) 可視光領域での反射率の波長分散が小さいこと、(3)

A1膜表面に生成したアルミナ自然酸化膜が保護膜となって反射面を保護すること等の理由から、光学部品材料として好ましい金属である。

また、ブリッジ部材25を構成するSiN膜(窒化シリコン膜)は、減圧CVD法によって成膜されたSiN膜であって、その強度、弾性定数等の物理値が、ブリッジ部材25の機械的駆動に対して適切であるとして選定されている。

基板側電極23と反射膜兼駆動側電極26との間に微小電圧を印加すると、前述した静電現象によってビーム24が基板側電極23に向かって近接し、また、電圧の印加を停止すると離間してもとの状態に戻る。

GLVデバイス21は、基板側電極23に対する複数のビーム24の近接、離間の動作(即ち、1つ置き of ビームの近接、離間の動作)により、光反射膜兼駆動側電極26の高さを交互に変化させ、光の回折によって(6つのビーム24全体に対して1つの光スポットが照射される)、駆動側電極26で反射する光の強度を変調する。

静電引力及び静電反発力を利用して駆動するビームの力学的特性は、CVD法等で成膜されるSiN膜の物性によってほぼ決定され、A1膜はミラーとしての役割が主である。

ところで、MEMS素子における基板側電極は、上述したようにシリコンやGaAsなどの半導体基板上の絶縁層上、あるいはガラス基板等の絶縁性基板上に形成される。その電極材料としては、不純物をドーピングした多結晶シリコン膜や金属膜が使用される。しかしながら、これらの電極材料は結晶構造を有するため、表面に凹凸が発生する。例えば、多結晶シリコン電極の場合、AFM（原子間力顕微鏡）分析によると、表面の粗度RMS（平方自乗平均）値を制御することは、製造工程の温度制御を厳密に行うことにより達成できるものであり、通常の成膜手法と、従来実施されてきた半導体製造工程を経た後には容易に20nm以上の表面凹凸を生成し得ることが知られている。その程度は材料や形成方法に依存する。

この表面凹凸は、電気的な特性やMEMS素子の動作特性上、大きな問題とはなりにくいが、特に、光学MEMS素子を製造する際にしばしば問題となっていた。即ち、上述したような光学MEMS素子の基板側電極は、光反射膜を兼ねる駆動側電極の下部に位置されることが多い。この場合、製造工程において、下層膜の表面凹凸は上層膜に順次転写されることになり、最上層にある光学的に重要な膜表面には、拡大転写された表面凹凸を有する駆動側電極、すなわち反射膜が形成されることになる。

MEMS素子の製造方法の1つに、薄膜の積層とその加工を繰り返すことにより多層構造を作成し、その後、多層構造膜の1つの膜を選択的に除去して基板側電極とビーム間に空隙を有する、いわゆる中空構造を作るようにした製法である。この製法を図14に示す。この例は、上述の図11のMEMS素子1の製造に適用した場合である。

先ず、図14Aに示すように、例えばシリコン基板8の上面にSiO<sub>2</sub>膜等の絶縁膜9を形成した基板2上に、例えば多結晶シ

リコン膜による基板側電極 3 を形成し、支持部 7 を形成した後、  
基板側電極 3 を含む面上に空隙形成用の犠牲層 1 8 を形成する。  
次に、図 1 4 B に示すように、支持部 7 上及び犠牲層 1 8 上にビ  
ームとなる例えばシリコン窒化 (S i N) 膜 5 及び駆動側電極材  
料層の例えばアルミニウム (A l) 膜 4 ' を形成する。次に、図  
1 4 C に示すように、レジストマスク 1 9 を介してシリコン窒化  
膜 5 及びアルミニウム膜 4 ' をパターニングしてシリコン窒化膜  
5 とアルミニウムの駆動側電極 4 からなるビーム 6 を形成する。  
その後、図 1 4 D に示すように、犠牲層 1 8 を除去して基板側電  
極 3 とビーム 6 との間に空隙 8 を形成して、M E M S 素子 1 を製  
造する。

犠牲層 1 8 は、シリコン (例えば非晶質シリコン、多結晶シリ  
コン等) や、シリコン酸化膜が用いられている。犠牲層 1 8 がシ  
リコンの場合は、例えば硝酸とフッ酸の混合液や、フッ素 (F)  
を含むガスのガスエッチングによって除去することができ、犠牲  
層 1 8 が酸化膜の場合は、フッ酸溶液や、フッ化炭素ガスを使用  
するプラズマエッチングにより除去することが一般的である。

このような基板側電極 (a) と空隙形成用の犠牲層 (b) と反  
射膜を兼ねる駆動側電極 (c) の 3 層構成で作製された光学 M E  
M S 素子においては、それぞれの膜単独での観測される表面凹凸  
の最大値を、 $R_{max} (a)$ 、 $R_{max} (b)$ 、 $R_{max} (c)$  とする  
と、3 層の積層膜を形成したときの最上層の表面では、これらの  
最大値の和が、発生する可能性のある表面凹凸量になる。

光学部品の性能で表現すると、アルミニウム (A l) を反射膜  
とする光学 M E M S 素子において、A l 膜の反射率は理想的なバ  
ルク A l 膜では 9 2 % が得られるはずであるが、この表面凹凸量  
の制御が行われないと、この反射率は数 % 以上の劣化を示し 8 5  
% 程度しか得られないこともある。極端な場合、表面が曇ってし

まったように見えることもある。このような光学MEMS素子は、例えば図15（駆動部分の要部の拡大図）に示すように、基板側電極3を多結晶シリコンで形成した場合、その多結晶シリコン膜の表面の凹凸が拡大してビーム（Al/SiN積層膜）6を構成する駆動側電極（Al膜）4の表面に転写され、駆動側電極をミラーとする光反射率が劣化する。

また、設計上の課題もある。MEMS振動子、即ちビームの共振周波数は、振動の質量や、駆動部を支える各部位の膜の張力等で設計されるが、一般に設計時には各膜の物性値は理想的な薄膜状態での物性値を使用して計算、設計されることが現状である。ところで、例えば、図16に示すように、基板側電極3に $0.3\mu\text{m}$ の半球aが存在した場合、この上に $0.5\mu\text{m}$ の犠牲層18を堆積すると、等方的な成膜では $1.3\mu\text{m}$ 径の半球bになり、さらにその上にビーム6が堆積され、ビーム6の表面凹凸が拡大することになる。

ビームの厚さがこの $1.3\mu\text{m}$ と比較して十分厚い場合は、ビーム6の凹凸として観測される。しかしビーム膜厚が薄くなると、ビーム6自身の形状が変形して、例えば折りたたみ構造をとるようにも観測される（図17参照）。このとき、MEMS素子は、設計通りの動特性が得られない問題が発生する。図18は、その例を示したものである。ビーム6の膜の張力を利用してMEMS素子の駆動を行う場合、ビーム6の膜形状が張力により両端から引っ張られると、蛇腹構造が伸びきってしまい、あたかもバネで近似される物性値が大きく変動することになる。

このように、基板側電極表面の凹凸は、ビームの表面粗度だけでなく、共振周波数等のMEMS素子固有パラメータの変動の要因となっていた。

## 発明の開示

本発明は、ビーム表面の平坦化を図り、ビーム形状のバラツキを低減し、性能向上及び性能の均一性向上を図ったMEMS素子の製造方法を提供するものである。

5       本発明に係るMEMS素子の製造方法は、基板上に基板側電極を形成する工程と、基板側電極上に流動性膜を形成し、該流動性膜の平坦化された表面上に犠牲層を形成する工程と、犠牲層上に駆動側電極を有するビームを形成する工程と、犠牲層を除去する工程とを有する。

10       本発明に係るMEMS素子の製造方法は、基板上に基板側電極を形成する工程と、基板側電極上に、保護膜を介してまたは介さずに犠牲層を形成する工程と、犠牲層上に流動性膜を形成し、該流動性膜の平坦化された表面上に駆動側電極を有するビームを形成する工程と、犠牲層を除去する工程とを有する。

15       上記流動性膜としては、段差被覆形状が流動形状となるシリケートガラス膜を用いることができる。シリケートガラス膜を、燐、ホウ素、又は両者を含有するシリケートガラス膜で形成し、このシリケートガラス膜の堆積後に熱処理して前記シリケートガラス膜の表面を平坦化することができる。

20       シリケートガラス膜を、オゾンとアルコキシシランを原料としたCVD法によるシリコン酸化膜で形成することができる。

      本発明のMEMS素子の製造方法では、基板上に基板側電極を形成した後、基板側電極上に流動性膜を形成し、その流動性膜の平坦化された表面上に犠牲層、ビームを順次堆積するので、ビーム表面が凹凸のない平坦面となる。その後、犠牲層を除去するので、表面が平坦化された駆動側電極を有するビームを基板側電極に対して所要の空隙をもって形成することができる。

25

      また、本発明のMEMS素子の他の製造方法では、基板上に基

5 板側電極を形成した後、基板側電極に保護膜を介してまたは介さないで犠牲層を形成し、次いで犠牲層上に流動性膜を形成し、その流動性膜の平坦化された表面上にビームを形成するので、ビーム表面が凹凸のない平坦面となる。その後、犠牲層を除去するので、表面が平坦化された駆動側電極を有するビームを基板側電極に対して所要の空隙をもって形成することができる。

10 上述した本発明に係るMEMS素子の製造方法によれば、犠牲層の堆積前、又は堆積後に流動性膜を形成し、流動性膜の流動化で平坦化された膜上にビームを構成する絶縁膜、駆動側電極を形成するので、最終的に表面が平坦化されたビームを形成することができる。従って、ビームの膜の均一性が得られビームの膜形状のバラツキを低減することができ、ビームの物性値を大きく変動することがない。また、ビームの表面凹凸を無くすと共に、ビームの振動特性のバラツキを低減することができるので、MEMS素子の性能の均一性を高め、高品質のMEMS素子の大量生産を可能にする。本発明の製法で製造されたMEMS素子を、光の反射あるいは回折を利用した、例えば光スイッチ、或いは光変調素子等に用いられる光学MEMS素子に適用するときは、光反射膜に兼用される駆動側電極での光反射率が向上し、光学MEMS素子としての光利用効率の向上を図ることができる。

#### 図面の簡単な説明

25 図1A～Cは本発明に係る一代表的な静電駆動型MEMS素子の製造方法の一実施の形態を示す製造工程図（その1）である。

図2A～Cは本発明に係る一代表的な静電駆動型MEMS素子の製造方法の一実施の形態を示す製造工程図（その2）である。

図3Aは図2Dの要部の拡大断面図であり、図3Bは図2Fの要部の拡大断面図である。

図 4 A ～ C は本発明に係る一代表的な静電駆動型 M E M S 素子の製造方法の他の実施の形態を示す製造工程図（その 1）である。

図 5 A ～ B は本発明に係る一代表的な静電駆動型 M E M S 素子の製造方法の他の実施の形態を示す製造工程図（その 2）である。

図 6 A ～ C は本発明に係る一代表的な静電駆動型 M E M S 素子の製造方法の他の実施の形態を示す製造工程図（その 1）である。

図 7 A ～ B は本発明に係る一代表的な静電駆動型 M E M S 素子の製造方法の他の実施の形態を示す製造工程図（その 2）である。

図 8 A は図 4 C の要部の拡大断面図であり、図 8 B は図 5 E の要部の拡大断面図である。

図 9 A は本発明の流動性膜の形成に適用されるマスクのレイアウト図であり、図 9 B はその断面図である。

図 1 0 A ～ D は本発明に係る他の代表的な静電駆動型 M E M S 素子の製造方法の一実施の形態を示す製造工程図である。

図 1 1 は従来の説明に供する光学 M E M S 素子の代表的な一例である。

図 1 2 は従来の説明に供する光学 M E M S 素子の代表的な他の例である。

図 1 3 A は従来 of G L V デバイスを示す構成図であり、図 1 3 B はその断面図である。

図 1 4 A ～ D は従来 of 静電駆動型 M E M S 素子の製造方法を示す製造工程図である。

図 1 5 は従来 of 光学 M E M S 素子の駆動側電極の凹凸を示す要部の断面図である。

図 1 6 は下層の凹凸が上層に拡大転写される状態の説明図である。

図 1 7 は従来の製法で得られたビームの膜形状を示す断面図である。

5 図 1 8 は従来の製法で得られたビームの膜形状を示す断面図である。

発明を実施するための最良の形態

以下、図面を参照して本発明の実施の形態を説明する。

10 図 1 ～図 3 は、本発明の M E M S 素子の製造方法の一実施の形態を示す。本例は代表的な静電駆動型の M E M S 素子の製造に適用した場合である。

15 先ず、図 1 A に示すように、基板、本例では半導体基板 3 2 上に絶縁膜 3 3 を形成した基板 3 1 上に、基板側電極 3 4 を形成する。半導体基板 3 2 は、例えばシリコン ( S i ) 基板、ガリウム砒素 ( G a A s ) 基板等を用いることができ、絶縁膜 3 3 は、シリコン酸化 ( S i O <sub>2</sub> ) 膜、シリコン窒化 ( S i N ) 膜等で形成することができる。基板側電極 3 4 は、不純物をドーピングした多結晶シリコン膜、金属膜等で形成することができ、本例では不  
20 純物をドーピングした多結晶シリコン膜で形成する。多結晶シリコン膜による基板側電極 3 4 の表面 3 4 a は、図 3 A に示すように、著しい凹凸を有している。

次に、図 1 B に示すように、基板側電極 3 4 上を含む全面に流動化により表面が平坦化された流動性膜 3 5 を形成する。

25 この流動性膜 3 5 は次のようにして形成することができる。

例えば、流動性膜 3 5 として、燐ドーブ、或いはホウ素ドーブ、あるいはこの両者 ( 燐とホウ素 ) をドーブしたシリコン酸化膜、いわゆる P S G ( 燐シリケートガラス ) 膜、B S G ( ホウ素シ

リケートガラス)膜、或いはP B S G (燐ホウ素シリケートガラス)、膜をC V D (化学気相成長)法により形成する。導入する燐、ホウ素の濃度はそれぞれ7 w t %程度とすることができ、それぞれ単体をドーブしたもの、両者をドーブした上記のシリケートガラス膜を使用することができる。このような不純物ドーブのシリケートガラス膜による流動性膜35を形成した後、750℃以上の温度でアニール処理を行って流動化し、流動性膜35の表面を平滑化する。C V Dは、シランガス50 c c /分とN<sub>2</sub> Oガス100 c c /分を反応ガスとしたホットウォールタイプのC V Dにより行う。燐をドーブする原料は、P H<sub>3</sub>を使用し、ホウ素をドーブする原料は、B<sub>2</sub> H<sub>6</sub>を使用する。アニールは、例えば窒素ガス雰囲気中で850℃、30分行うことができる。

他の例としては、流動性膜35であるシリケートガラス膜を、オゾンとアルコキシシランを原料としたC V D法によるシリコン酸化膜で形成することができる。例えば、T E O S (テトラエトキシシラン)とオゾンを原料とする常圧C V D法によりシリコン酸化膜を形成する。成膜条件としては、流量をT E O S : 40 c c /分、オゾン : 350 c c /分程度とし、オゾンを輸送するための酸素、希釈窒素を用い、基板温度を350℃程度に設定する。T E O S /オゾンを原料としたC V Dでは、流動化しながら成膜され、流動性膜35を成膜した状態で既に表面は平滑化している。このシリケートガラス膜は、ノンドーブ膜で形成することもでき、不純物ドーブ膜 (例えば、B S G膜、P S G膜) で形成することもできる。T E O S /オゾンによるC V Dの特徴として、段差基板上への被覆形状が上例で示したB S G膜、P S G膜、B P S G膜と同様の流動形状が得られることが挙げられる。本例においても、堆積されたノンドーブの二酸化シリコン膜は、基板側電極23表面の凹凸を平坦化し、非常に平滑な表面を得ることが

できた。その他の物性、膜特性では、上例の不純物ドーパのシリケート膜と、オゾンTEOS CVD酸化膜とで大きな差がなく、いずれの方法でも後述する所望のMEMS素子が得られる。本例では、TEOSを用いたが、その他の、例えばテトラメトキシシラン、5 テトライソプロポキシシラン等のアルコキシシランを用いても良い。なお、アルコキシシランの炭素数が大きくなると流動形状が得られにくくなることから、所望の表面平滑度を得るためにより厚い膜が必要となる。また、フッ化トリエトキシシラン〔 $(C_2H_5O)_3CF$ 〕等のフッ素含有原料を使用してもよい。10 その場合にも同様の構造が得られ、さらに堆積される膜がフッ素を含有することから、低誘電率膜を得ることができる付加価値が発生し、MEMS素子の特性向上に寄与する。

次に、図1Cに示すように、流動性膜35の上面に支持部となるシリコン窒化(SiN)膜、シリコン酸化(SiO<sub>2</sub>)膜等の絶縁膜、15 本例ではシリコン窒化膜をCVD法等により成膜し、パターンニングして基板側電極34より離れた位置にシリコン窒化膜による支持部36を形成する。

次に、図2Aに示すように、全面に空隙形成用の犠牲層、本例では非晶質シリコン層37を形成し、支持部36の面と同一面となるように非晶質シリコン層37をエッチバックする。なお、犠牲層37としては、非晶質の他、非晶質シリコン膜、フォトレジスト膜、あるいは支持部36と後述のビームを構成する絶縁膜とエッチングレートの異なる絶縁膜(例えばシリコン酸化膜、シリコン窒化膜など)等を用いることができる。しかしながら、MEMS素子の性能を向上する目的のためには、犠牲層に用いる膜自身の粒径成長を制御しつつ、膜種を選択しないと、本発明により、平坦化を達成した下部電極/流動性膜の効果が消失してしまうことがあるので注意が必要である。25

次いで、支持部 3 6 及び犠牲層である非晶質シリコン層 3 7 上を含んで全面に、例えばシリコン窒化膜、シリコン酸化膜等の絶縁膜、本例ではシリコン窒化膜 3 8 を形成し、さらにその上に駆動側電極材料層 3 9'、本例では A 1 材料層を形成する。図 3 A は、その拡大した要部を示す。駆動側電極材料層としては、銀 Ag 膜、アルミニウム (A 1) 主成分とする A 1 膜、あるいはチタン Ti、タングステン W、モリブデン Mo、タンタル Ta などの高融点金属膜、等を用いることができる。

次に、図 2 B に示すように、レジストマスク 4 0 を形成し、このレジストマスク 4 0 を介して駆動側電極材料層 3 9' 及びその下のシリコン窒化膜 3 8 を選択的にエッチング除去して支持部 3 6 に支持される、駆動側電極 (A 1 電極) 3 9 及びシリコン窒化膜 3 8 からなるビーム 4 1 を形成する。

次に、図 2 C に示すように、犠牲層である多結晶シリコン層 3 7 を例えば  $\text{XeF}_2$  ガスによるガスエッチングにより、除去し基板側電極 3 4 (実質的には流動性膜 3 5) とビーム 4 1 との間に空隙 4 2 を形成して、ビーム 4 1 を片持ち梁式に構成した目的の静電型の MEMS 素子 4 3 を得る。図 3 B はその拡大したビーム 4 1 を含む要部を示す。

この MEMS 素子 4 3 は、凹凸の著しい基板側電極 3 4 の表面に保護膜を兼ねる表面平坦な流動性膜 3 5 を有し、かつ流動性膜 3 5 から所要の空隙 4 2 だけ離れて表面及び流動性膜に対向する裏面が平坦化されたビーム 4 1 を有するように構成される。

本実施の形態に係る MEMS 素子の製造方法によれば、多結晶シリコンによる基板側電極 3 4 を形成した後、流動性膜 3 5 を形成し、その表面 3 5 a が平坦化された流動性膜 3 5 上に順に犠牲層 3 7、ビームを構成するシリコン窒化膜 3 8 及び駆動側電極材料層 3 9' を堆積することにより、犠牲層 3 7 の表面、シリコン

窒化膜 38 の表面、駆動側電極材料層 39' の表面は平坦化され、最終的に表面が平坦化されたビーム 41 を形成することができる。即ち、例えば駆動側電極 39 を A1 膜で形成するときは、A1 膜表面は A1 膜の結晶グレインによる凹凸だけが反映されることになる。その結果、図 3 B に示すように、平坦性の良好なビーム 41 が形成される。

従って、ビーム 41 の膜の均一性が得られビームの膜形状のバラツキを低減することができ、ビームの物性値を大きく変動することがない。ビームの膜全体での揺らぎのない MEMS 素子を得ることができる。

また、ビーム 41 の表面凹凸を無くすと共に、ビーム 41 の振動数等のバラツキを低減することができるので、MEMS 素子の性能の均一性を高め、高品質の MEMS 素子 43 の大量生産を可能にする。

本実施の形態で製造された MEMS 素子 43 を、光の反射あるいは回折を利用した、例えば光スイッチ、或いは光変調素子等に用いられる光学 MEMS 素子に適用するときは、光反射膜に兼用される駆動側電極 39 での光反射率が向上し、光学 MEMS 素子としての光利用効率の向上を図ることができる。

上述の実施の形態では、支持部 36 をパターンニングにより形成したが、この支持部の形成方法について、さらにもう一つの方法を示す。図 4 ～図 5 はこの方法を採用した本発明の MEMS 素子の製造方法の他の実施の形態を示す。

先ず、図 1 B と同様に、図 4 A に示すように、例えば半導体基板 32 上に絶縁膜 33 を形成した基板 31 上に、パターンニングされた基板側電極 34 を形成し、基板側電極 34 上に流動性膜 35 を堆積する。次いで、平坦化した基板全面に対して、犠牲層となる例えば非晶質シリコン膜 50 を堆積する。

次に、図 4 B に示すように、非晶質シリコン膜 5 0 の所定部分、即ち、後に形成されるビームを支える支持部（支柱：ポスト）に対応する部分に開孔部 5 1 を形成する。

次に、図 4 C に示すように、開孔部 5 1 内を含んで非晶質シリコン膜 5 0 上に、絶縁膜（例えばシリコン窒化膜）3 8 と、その上の駆動側電極材料層（例えば A 1 材）3 9' からなる A 1 / S i N 積層膜を形成する。ここで、開孔部 5 1 の側壁に形成された A 1 / S i N 積層膜は、そのままビームを支える支持部 5 2、即ち中心が空洞となった円柱ないしは角柱のポストとなる。

次に、図 5 A に示すように、シリコン窒化膜 3 8 及び非晶質シリコン膜 3 9' による A 1 / S i N 積層膜をパターニングしてシリコン窒化膜 3 8 及びその上の駆動側電極 3 9 から成るビーム 4 1 を形成する。次いで、犠牲層である非晶質シリコン膜を除去して、図 5 B に示すように、目的の M E M S 素子 4 4 を得る。図 5 B では、支持部 5 2 から一方向のビーム 4 1 を長くしているので、所謂片持ち梁の M E M S 構造を得ることができる。

本実施の形態においても、前述の図 1 ～図 3 の製法と同様の効果が得られる。また、本実施の形態で製造された M E M S 素子 4 4 も、前述の M E M S 素子 4 3 と同様に、例えば光スイッチ、光変調素子等に用いられる光学 M E M S 素子に適用して好適である。

図 6 ～図 8 は、本発明の M E M S 素子の製造方法の他の実施の形態を示す。本例も前述と同様のビームを片持ち梁式にした代表的な静電駆動型の M E M S 素子の製造に適用した場合である。

先ず、図 6 A に示すように、基板、本例ではシリコン半導体基板 3 2 上にシリコン酸化（S i O<sub>2</sub>）膜などの絶縁膜 3 3 を形成した基板 3 1 上に、基板側電極 3 4 を形成する。基板側電極 3 4 は、不純物をドーピングした多結晶シリコン膜、金属膜等で形成

することができ、本例では不純物をドーピングした多結晶シリコン膜で形成する。多結晶シリコン膜による基板側電極 3 4 の表面 3 4 a は、図 8 A に示すように、著しい凹凸を有している。

次に、図 6 B に示すように、基板側電極 3 4 の表面に絶縁膜による保護膜、本例ではシリコン酸化 ( $\text{SiO}_2$ ) 膜 4 6 を形成した後、基板 3 1 の面上に支持部となるシリコン窒化 ( $\text{SiN}$ ) 膜、シリコン酸化 ( $\text{SiO}_2$ ) 膜等の絶縁膜、本例ではシリコン窒化膜を C V D 法等により成膜し、パターニングして基板側電極 3 4 より離れた位置にシリコン窒化膜による支持部 3 6 を形成する。

次いで、全面に空隙形成用の犠牲層、本例では多晶質シリコン層 3 7 を形成し、支持部 3 6 の面と同一面となるように多晶質シリコン層 3 7 をエッチバックする。なお、犠牲層 3 7 としては、前述と同様に多結晶シリコン膜の他、非晶質シリコン膜、フォトレジスト膜、あるいは支持部 3 6 と後述のビームを構成する絶縁膜とエッチングレートの異なる絶縁膜（例えばシリコン酸化膜、シリコン窒化膜など）等を用いることができる。

次に、図 6 C に示すように、支持部 3 6 及び犠牲層である多結晶シリコン層 3 7 上を含んで全面に、前述と同様の流動化により表面が平坦化された流動性膜 3 5 を形成する。この流動性膜 3 5 は、前述と同様に不純物ドーピングしたシリケートガラス膜（例えば、B S G 膜、P S G 膜、P B S G 膜等）を形成した後にアニール処理して形成する方法で、或いはオゾンとアルコキシシランを原料とした C V D 法によるシリコン膜で形成することができる。

この流動性膜 3 5 上に例えばシリコン窒化膜、シリコン酸化膜等の絶縁膜、本例ではシリコン窒化膜 3 8 を形成し、さらにその上に駆動側電極材料層 3 9'、本例では A l 材料層を形成する。図 8 A は、その拡大した要部を示す。駆動側電極材料層としては

、前述と同様にA g膜、アルミニウム(A l)主成分とするA l膜、あるいはチタンT i、タングステンW、モリブデンM o、タンタルT aなどの高融点金属膜、等を用いることができる。

次に、図7 Aに示すように、レジストマスク4 0を形成し、このレジストマスク4 0を介して駆動側電極材料層3 9' 及びその下のシリコン窒化膜3 8、流動性膜3 5を選択的にエッチング除去して支持部3 6に支持される、駆動側電極(A l電極) 3 9及びシリコン窒化膜3 8からなるビーム4 1を形成する。本例では流動性膜3 5を残すようにしているので、ビーム4 1は駆動側電極3 9、シリコン窒化膜3 8及び流動性膜3 5の3層膜で形成される。

次に、図7 Bに示すように、犠牲層である多結晶シリコン層3 7を除去する。犠牲層3 7を多結晶シリコンで形成した場合には、前述したようにX e F<sub>2</sub>ガスによるガスエッチングを用いて容易に除去できる。犠牲層3 7の除去によって基板側電極3 4(実質的には保護膜4 6)とビーム4 1との間に空隙4 2を形成して、ビームを片持ち梁式に構成した目的の静電型のMEMS素子4 7を得る。図8 Bはその拡大したビーム4 1を含む要部を示す。

このMEMS素子4 7は、凹凸の著しい基板側電極3 4(実質的には保護膜4 6)から所要の空隙4 2だけ離れて、表面及び流動性膜に対向する裏面が平坦化されたビーム4 1を有するように構成される。

シリケートガラスによる流動性膜3 5の膜応力は、シリコン窒化膜と比較して十分小さいので、使用態様によっては本例のようにビーム4 1下面の流動性膜3 5を残すことができる。その他、流動性膜3 5を希フッ酸溶液を用いて除去し、超臨界乾燥して駆動側電極3 9とシリコン窒化膜3 8の2層膜でビーム4 1を形成することもできる。

上例では、基板側電極 3 4 を多結晶シリコンで形成し、犠牲層 3 7 をシリコンで形成するために、基板側電極 3 4 の表面にエッチングストッパを兼ねる保護層 4 6 を形成したが、犠牲層 3 7 の材料によっては、この保護層 4 6 を省略することができる。

5       ここでは、犠牲層薄膜材料に下地凹凸を正確に転写することが出来る非晶質シリコンを使用したため、流動性膜 3 5 の基板側電極 3 4 に対面する下面と基板側電極 3 4 上の絶縁膜 4 6 の表面の凹凸は、組み合わせられるような概念図を示したが、犠牲層薄膜材料に例えば多結晶シリコンを使用すると、多結晶シリコン自身の  
10       粒径分布があるために、流動性膜 3 5 下面の方が大きくうねった構造となる。

本実施の形態に係る MEMS 素子の製造方法によれば、多結晶シリコンによる基板側電極 3 4、保護膜 4 6、犠牲層 3 7 を形成した後、流動性膜 3 5 を形成し、その表面 3 5 a が平坦化された  
15       流動性膜 3 5 上に順にビームを構成するシリコン窒化膜 3 8 及び駆動側電極材料層 3 9' を堆積することにより、前述の実施の形態と同様に、シリコン窒化膜 3 8 の表面、駆動側電極材料層 3 9' の表面は平坦化され、最終的に表面が平坦化されたビーム 4 1 を形成することができる。

20       従って、ビーム 4 1 の膜の均一性が得られビームの膜形状のバラツキを低減することができ、ビームの物性値を大きく変動することがない。ビームの膜全体での揺らぎのない MEMS 素子を得ることができる。また、ビーム 4 1 の表面凹凸を無くすと共に、ビーム 4 1 の振動数等のバラツキを低減することができるので、  
25       MEMS 素子の性能の均一性を高め、高品質の MEMS 素子 4 3 の大量生産を可能にする。

本実施の形態で製造された MEMS 素子 4 7 を、光の反射あるいは回折を利用した、例えば光スイッチ、或いは光変調素子等

用いられる光学MEMS素子に適用するときは、光反射膜に兼用される駆動側電極39での光反射率が向上し、光学MEMS素子としての光利用効率の向上を図ることができる。

5 本発明における流動性膜35は、少なくともビーム41に対応した部分の下だけに形成すればよい。従って、図9A、Bに示すように、基板側電極34上を含んでビーム41に対応する部分に流動性膜35を形成するためには、レジストマスク51を形成する。52部分は開口である。このレジストパターンを使用して、駆動側電極34を覆うように、流動性膜35をエッチングすることにより図9Bの断面構造を得る。このことで、表面が平坦な駆動側電極39を有するビーム41を形成することができる。

10 上述の実施の形態では、ビームが片持ち梁式のMEMS素子の製造に適用したが、その他、前述の図12に示すビームがブリッジ式のMEMS素子の製造にも適用することができる。

15 図10は、本発明の製造方法をビームを両持ち梁式としたMEMS素子の製造に適用した場合である。本例は図1～図2の工程を適用した場合である。

20 先ず、図10Aに示すように、基板、本例では半導体基板32上に絶縁膜33を形成した基板31上に、例えば多結晶シリコンによる基板側電極34を形成する。次いで、基板側電極34を含む基板31上に前述と同様の流動化により表面が平坦化された流動性膜35を形成する。

25 次に、図10Bに示すように、平坦化された流動性膜35上に基板側電極34の位置に対応するように、選択的に空隙形成用の犠牲層37を形成する。

次に、図10Cに示すように、犠牲層37上及び流動性膜35上を含んで絶縁膜の例えばシリコン窒化膜38及び駆動側電極材料39'の例えばA1膜を順次形成し、パターニングして、駆動

側電極 3 6 及びその下のブリッジ部となるシリコン窒化膜 3 8 からなる両持ち梁式のビーム 5 4 を形成する。

次に、図 1 0 D に示すように、犠牲層 3 7 を除去し、基板側電極（実質的には流動性膜） 3 4 とビーム 5 4 との間に空隙 5 5 を形成して、ビーム 5 4 をブリッジ状に形成した目的の静電駆動型の MEMS 素子 5 6 を得る。

なお、図示せざるも、ビームを両持ち梁式にした MEMS 素子は、図 6 ～図 7 の工程を利用して製造することも可能である。

図 1 0 に示す MEMS 素子の製造方法においても、前述の実施の形態と同様の効果を奏する。

本発明の MEMS 素子の製造方法は、図示せざるも前述の GLV デバイス 2 1 の製造にも適用できる。

## 請求の範囲

1. 基板上に基板側電極を形成する工程と、前記基板側電極上に流動性膜を形成し、該流動性膜の平坦化された表面上に犠牲層を形成する工程と、前記犠牲層上に駆動側電極を有するビームを形成する工程と、前記犠牲層を除去する工程とを有することを特徴とするMEMS素子の製造方法。  
5
2. 基板上に基板側電極を形成する工程と、前記基板側電極上に、保護膜を介してまたは介さないで犠牲層を形成する工程と、前記犠牲層上に流動性膜を形成し、該流動性膜の平坦化された表面上に駆動側電極を有するビームを形成する工程と、前記犠牲層を除去する工程とを有することを特徴とするMEMS素子の製造方法。  
10
3. 前記流動性膜に段差被覆形状が流動形状となるシリケートガラス膜を用いることを特徴とする請求の範囲第1項記載のMEMS素子の製造方法。  
15
4. 前記流動性膜に段差被覆形状が流動形状となるシリケートガラス膜を用いることを特徴とする請求の範囲第2項記載のMEMS素子の製造方法。
5. 前記シリケートガラス膜を、燐、ホウ素、又は両者を含有するシリケートガラス膜で形成し、該シリケートガラス膜の堆積後に熱処理して前記シリケートガラス膜の表面を平坦化することを特徴とする請求の範囲第3項記載のMEMS素子の製造方法。  
20
6. 前記シリケートガラス膜を、燐、ホウ素、又は両者を含有するシリケートガラス膜で形成し、該シリケートガラス膜の堆積後に熱処理して前記シリケートガラス膜の表面を平坦化することを特徴とする請求の範囲第4項記載のMEMS素子の製造方法。  
25

7. 前記シリケートガラス膜を、オゾンとアルコキシシランを原料としたCVD法によるシリコン酸化膜で形成することを特徴とする請求の範囲第3項記載のMEMS素子の製造方法。

5 8. 前記シリケートガラス膜を、オゾンとアルコキシシランを原料としたCVD法によるシリコン酸化膜で形成することを特徴とする請求の範囲第4項記載のMEMS素子の製造方法。

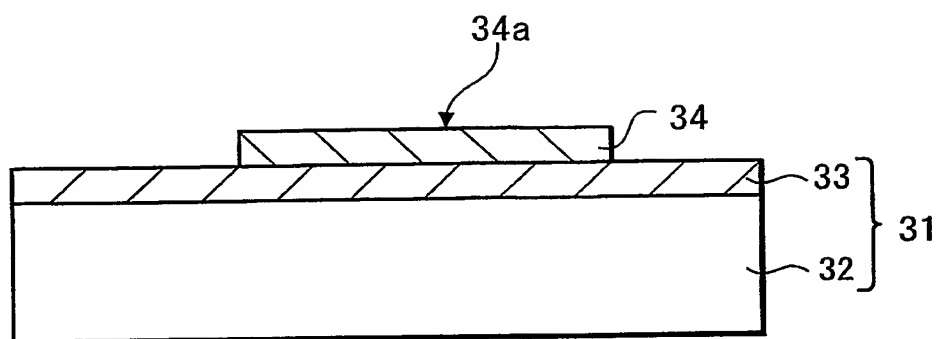
10

15

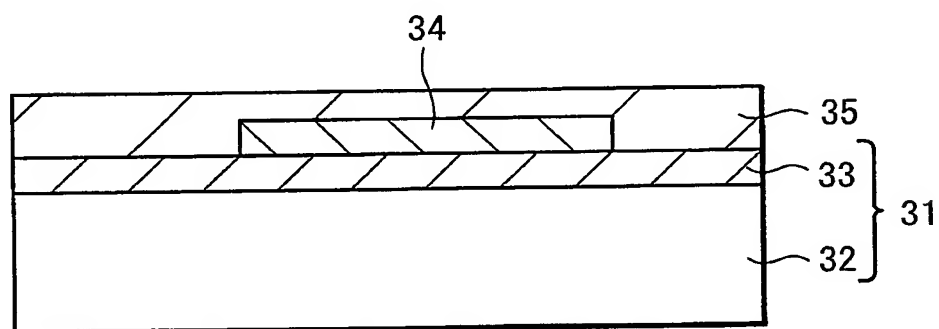
20

25

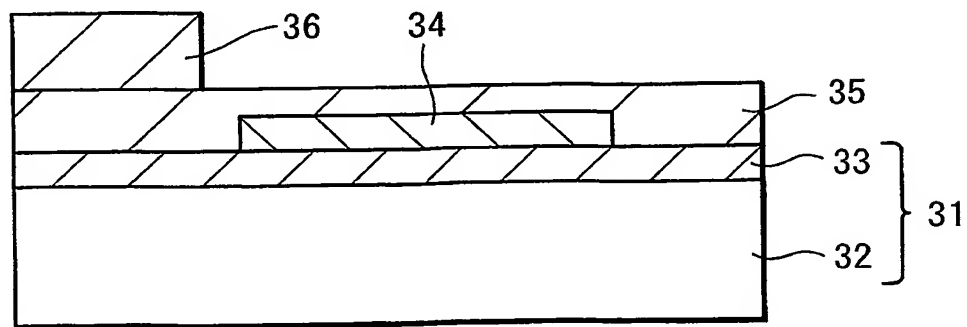
**FIG. 1A**



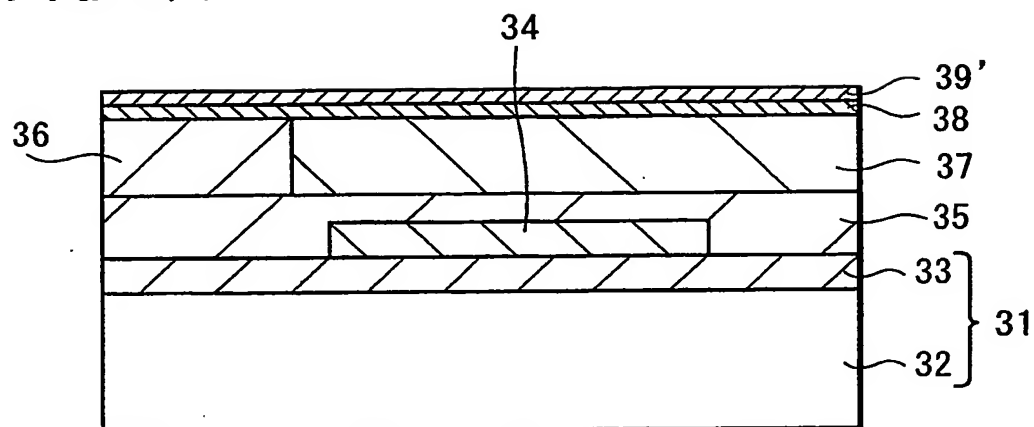
**FIG. 1B**



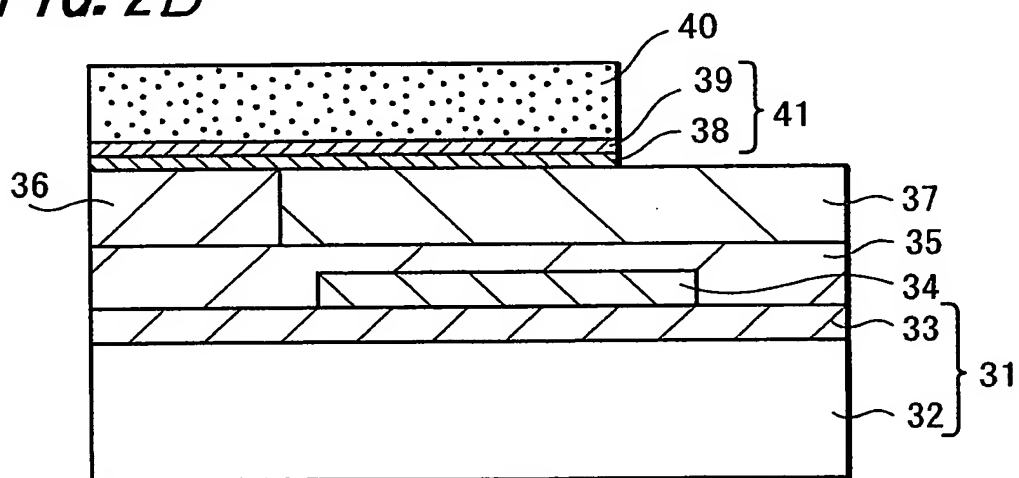
**FIG. 1C**



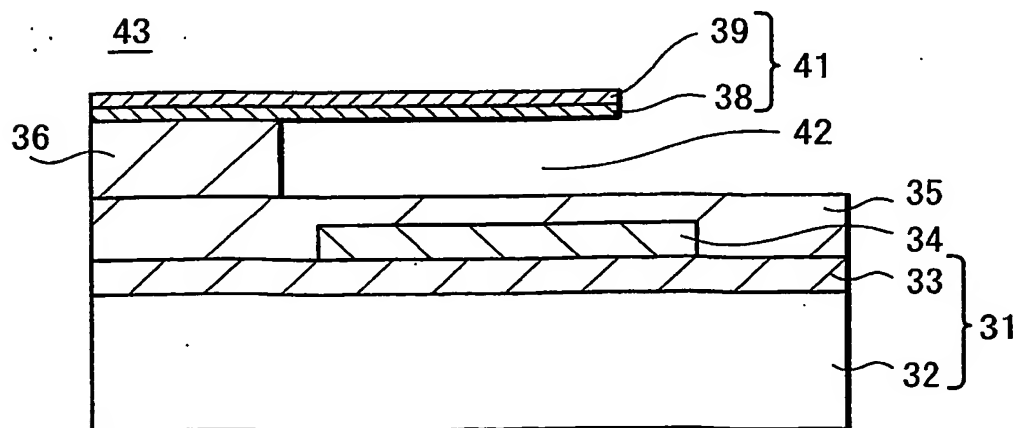
**FIG. 2A**



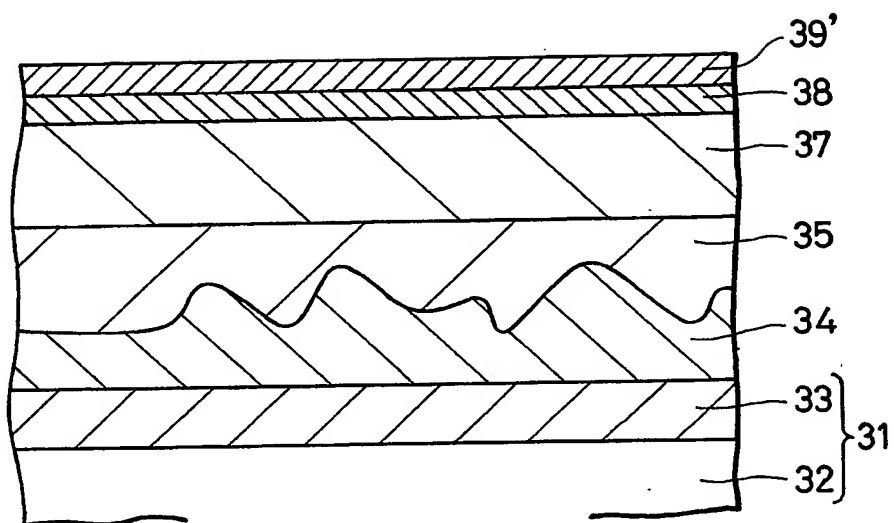
**FIG. 2B**



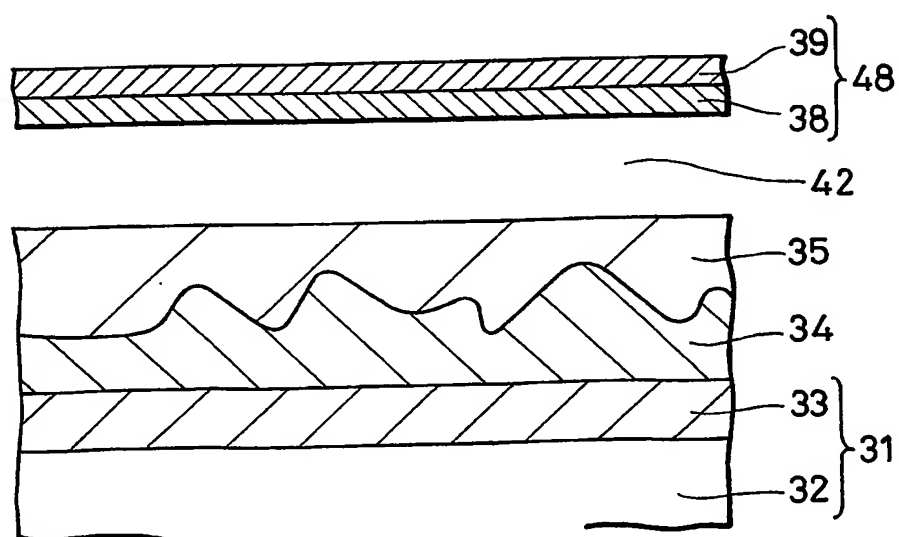
**FIG. 2C**



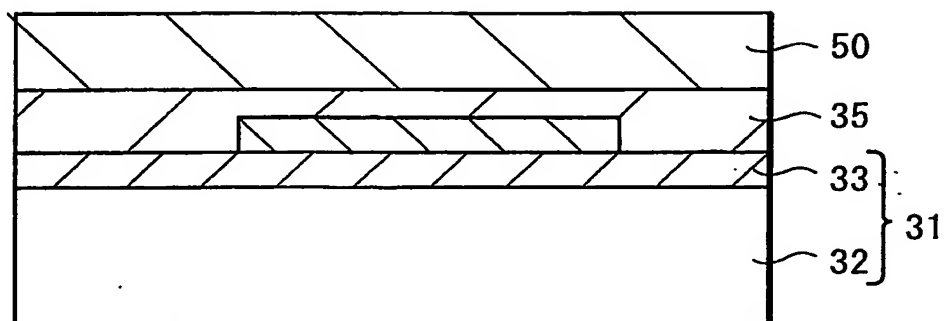
**FIG. 3A**



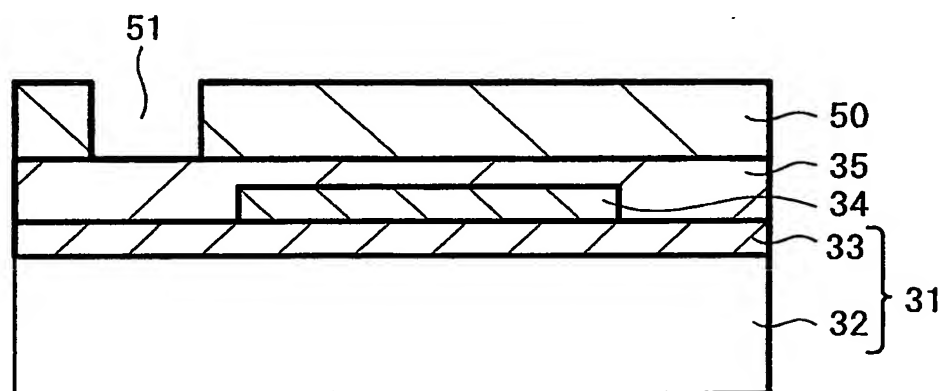
**FIG. 3B**



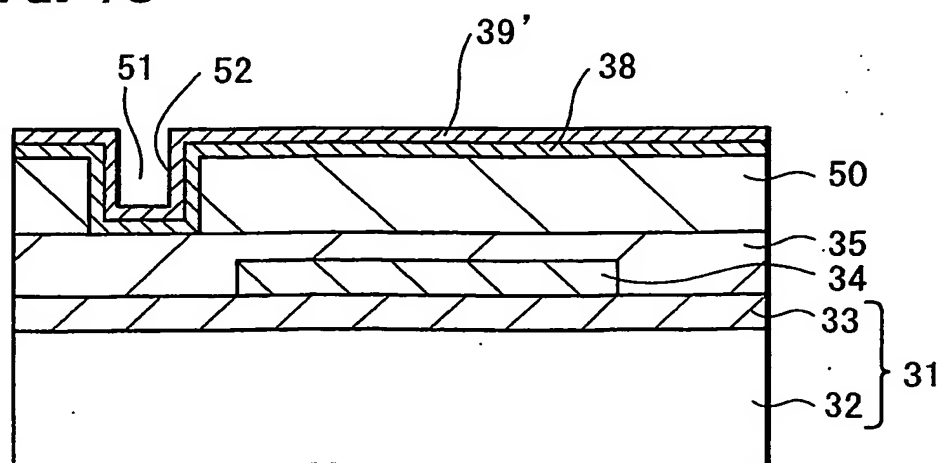
**FIG. 4A**



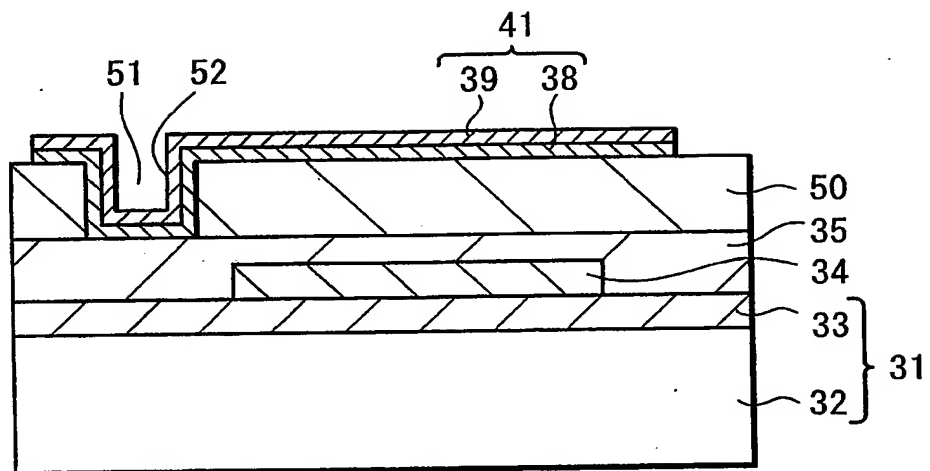
**FIG. 4B**



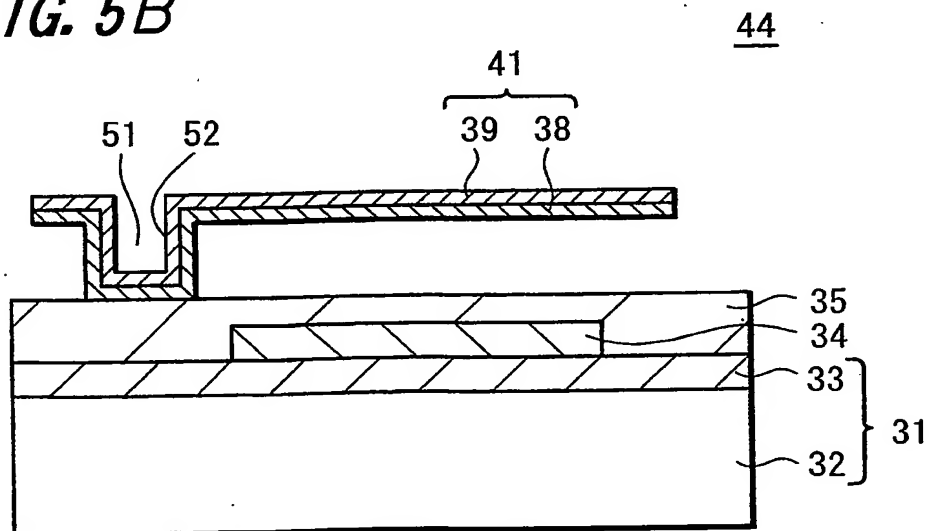
**FIG. 4C**

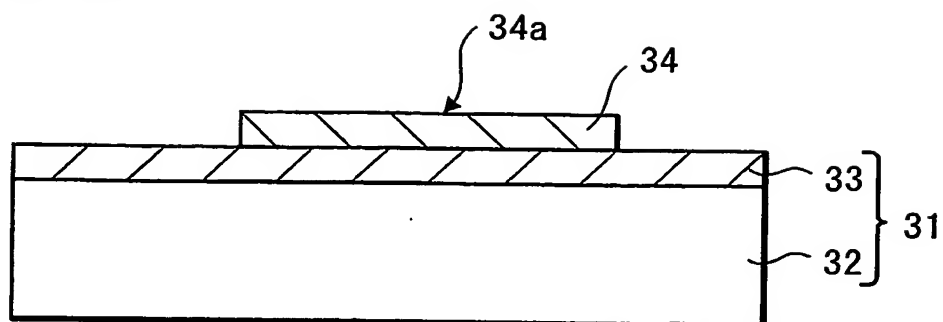
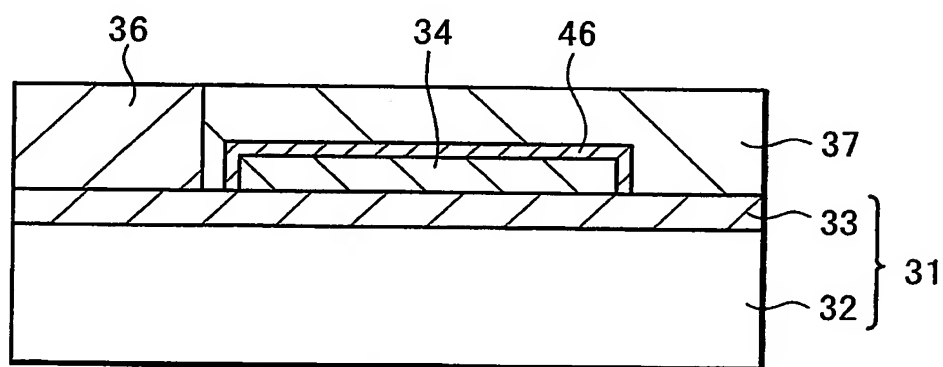
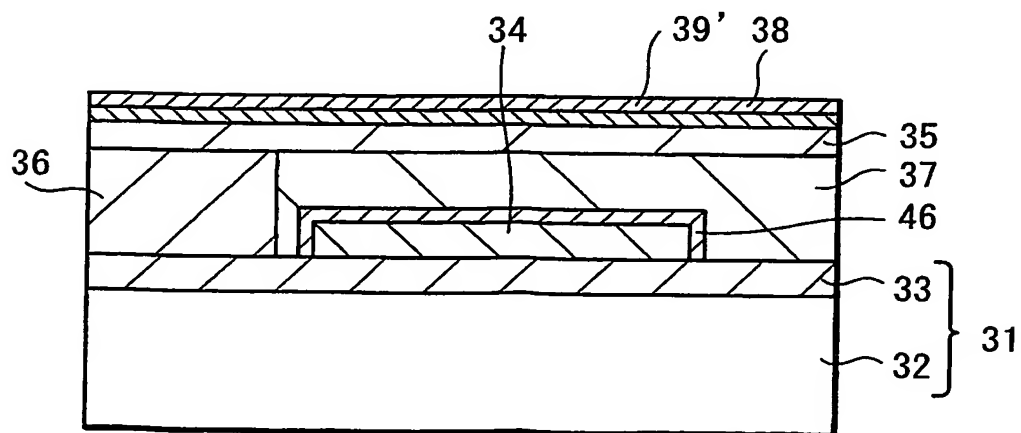


**FIG. 5A**

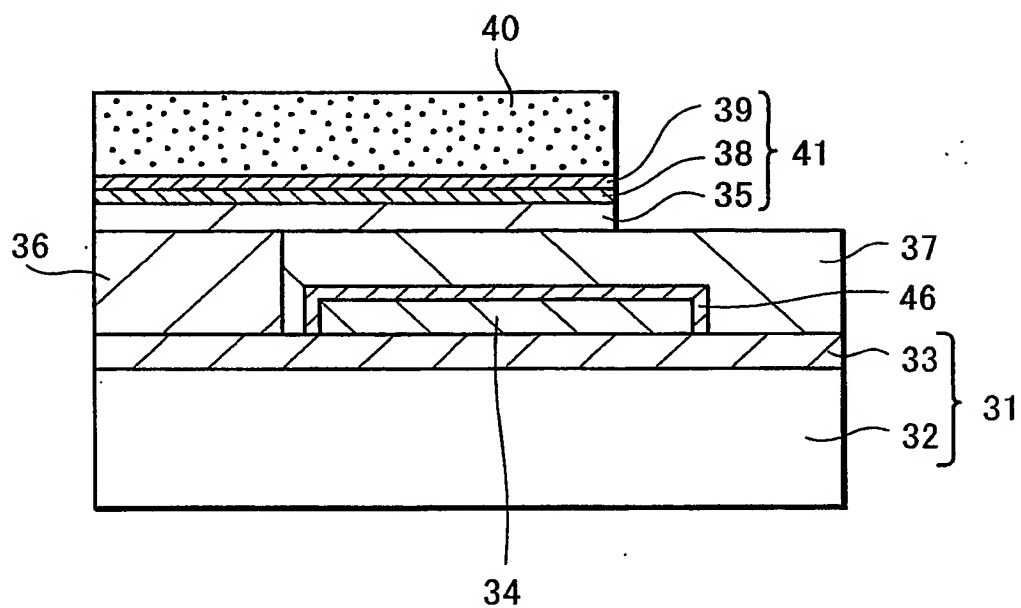


**FIG. 5B**

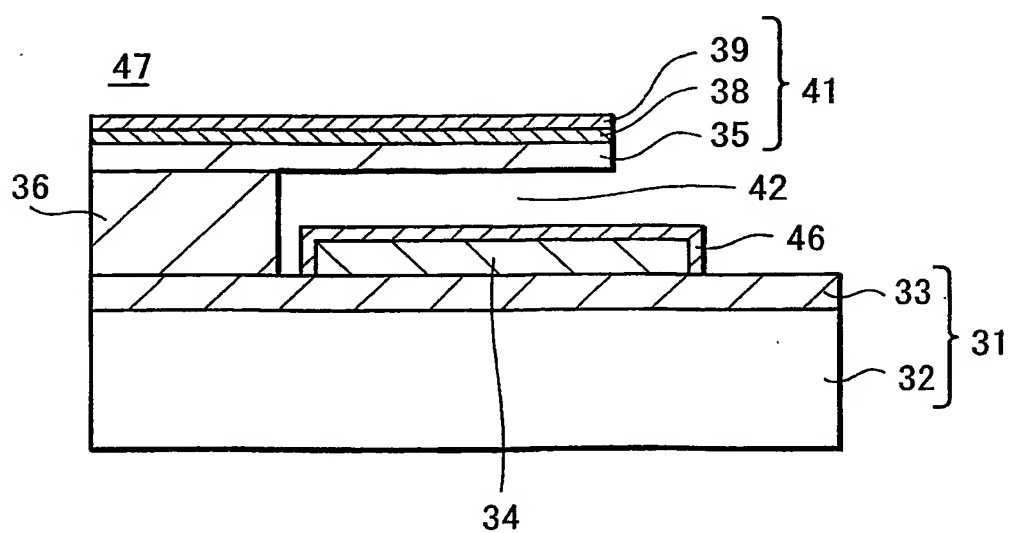


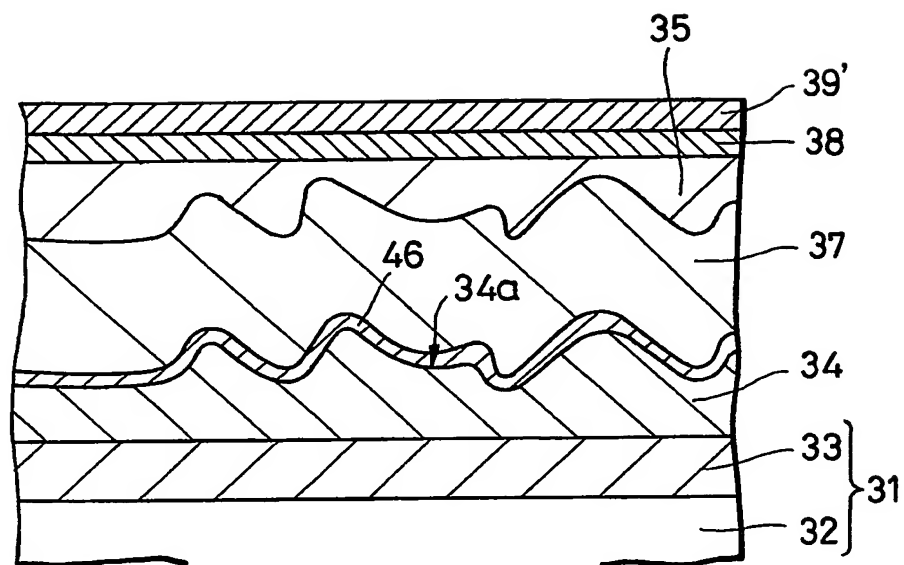
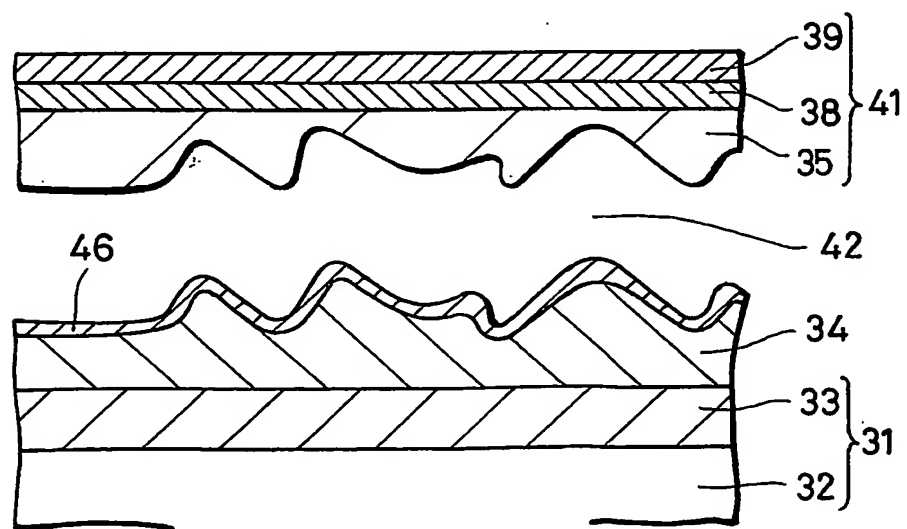
**FIG. 6A****FIG. 6B****FIG. 6C**

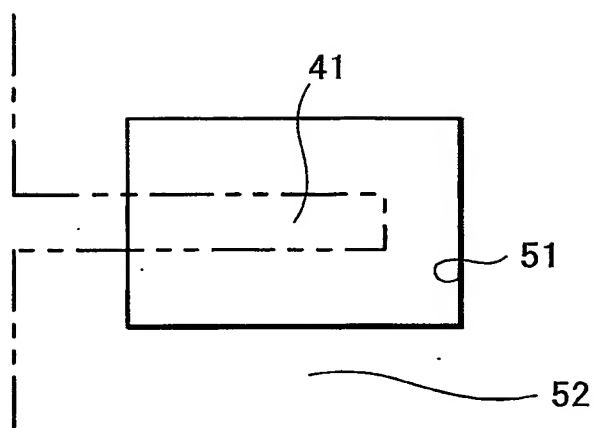
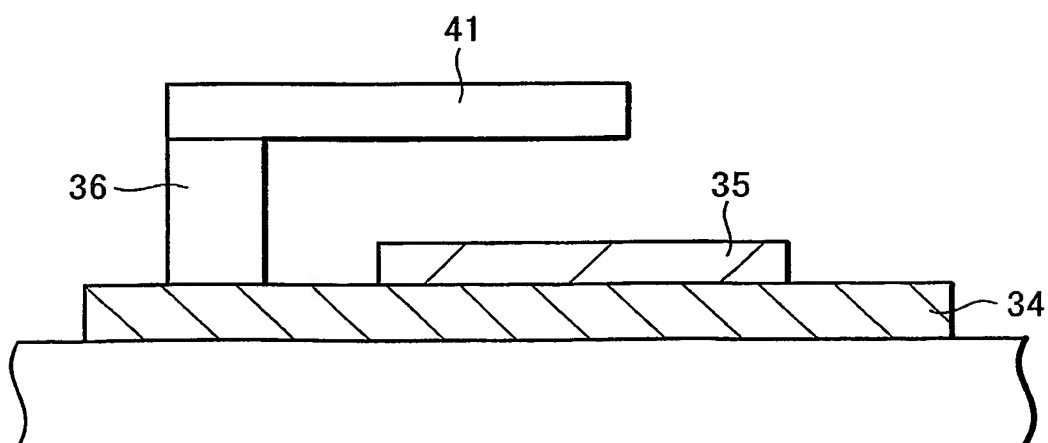
**FIG. 7A**

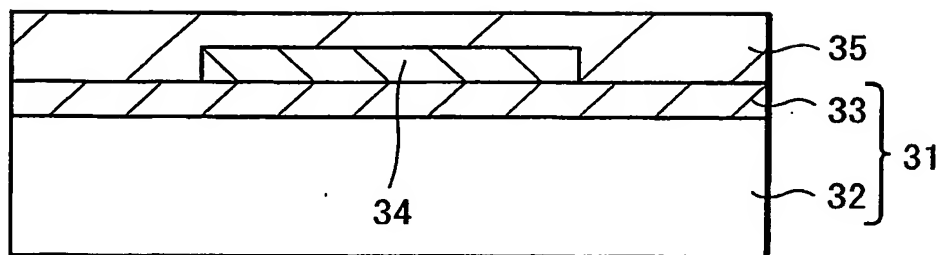
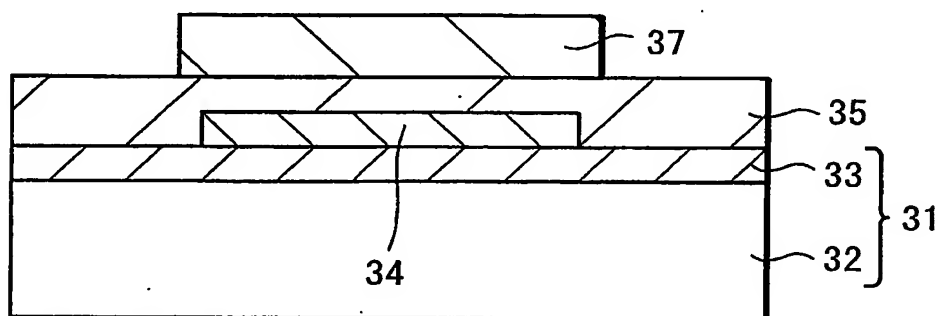
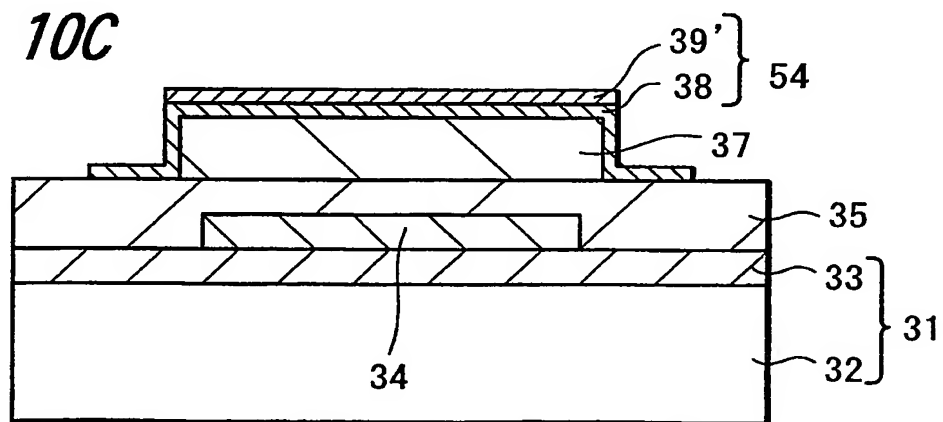
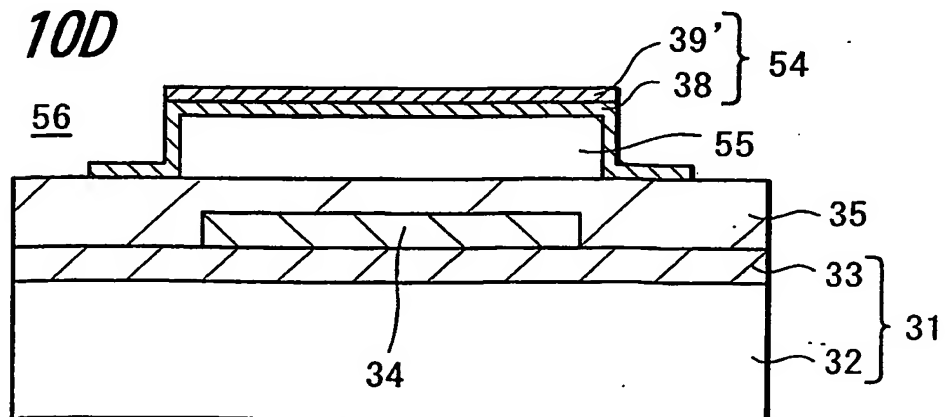


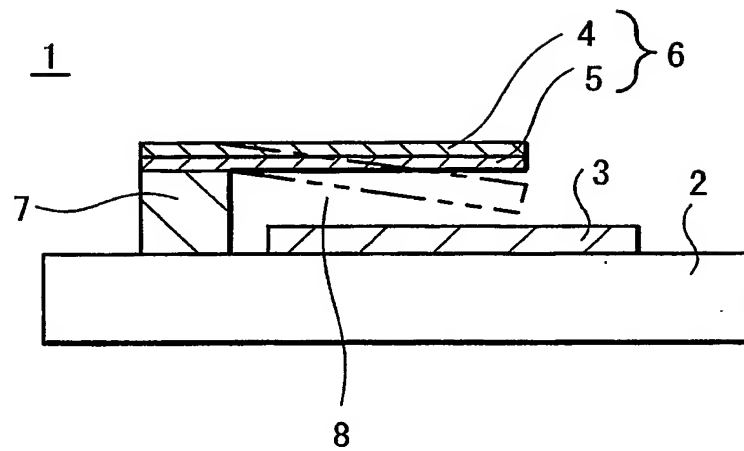
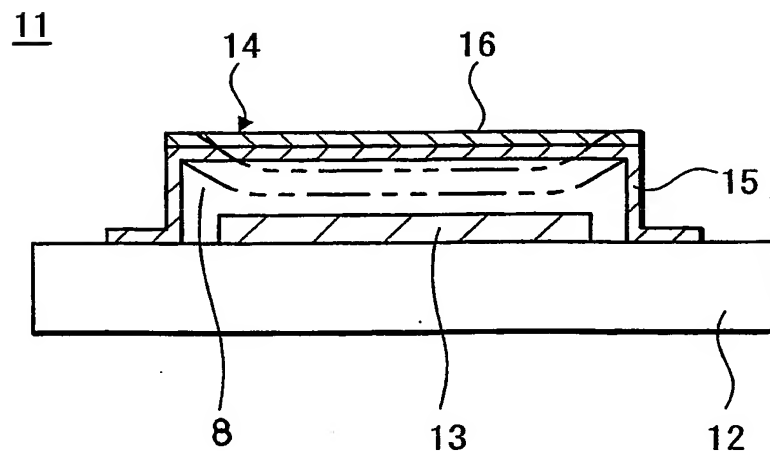
**FIG. 7B**



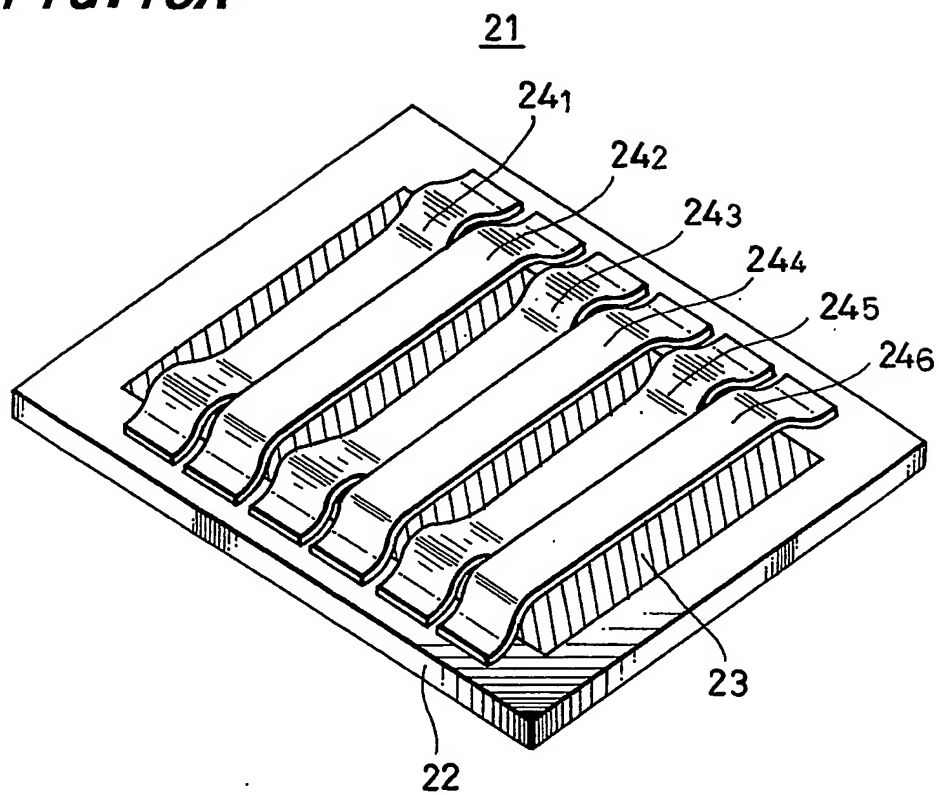
**FIG. 8A****FIG. 8B**

**FIG. 9A****FIG. 9B**

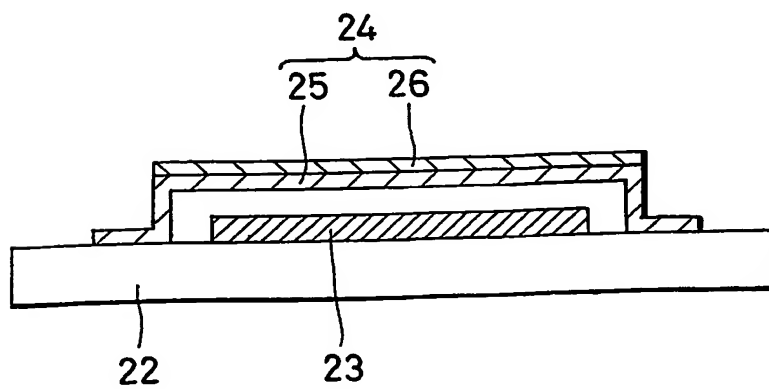
**FIG. 10A****FIG. 10B****FIG. 10C****FIG. 10D**

**FIG. 11****FIG. 12**

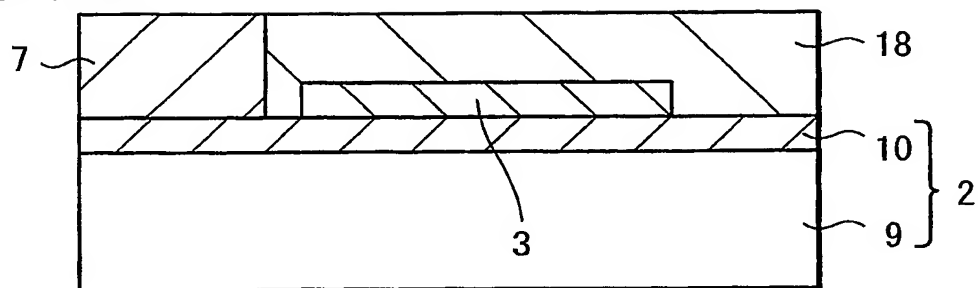
**FIG. 13A**



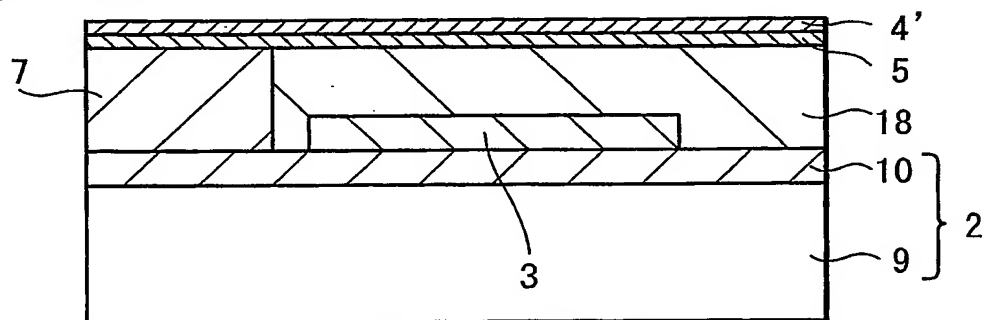
**FIG. 13B**



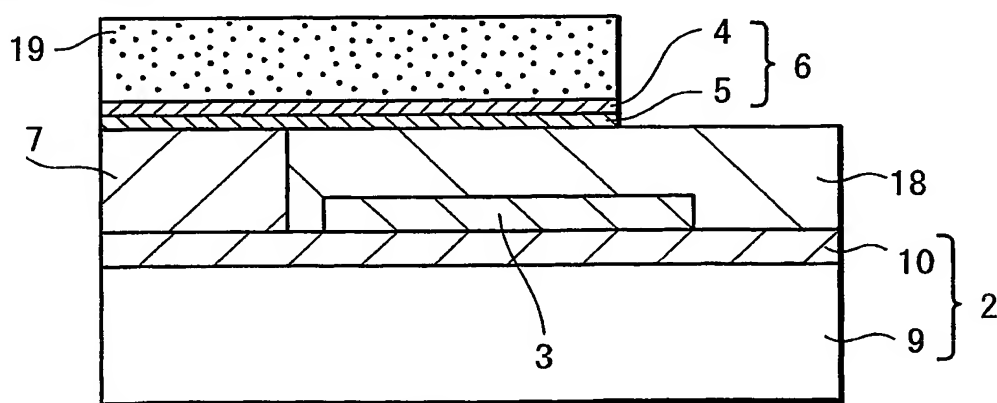
**FIG. 14A**



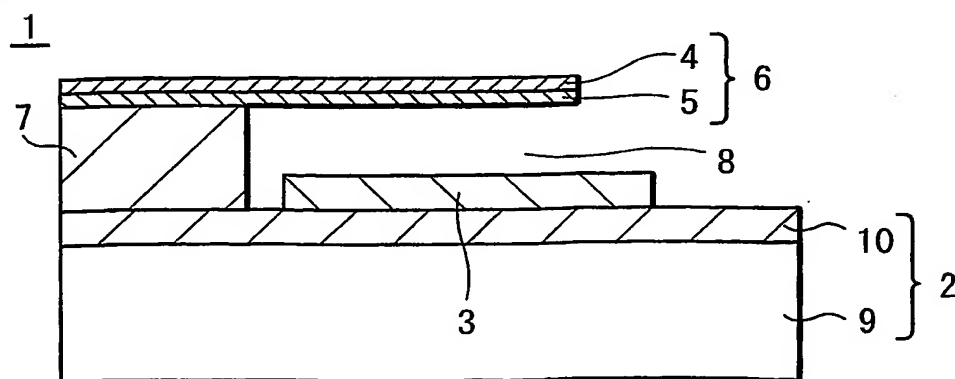
**FIG. 14B**



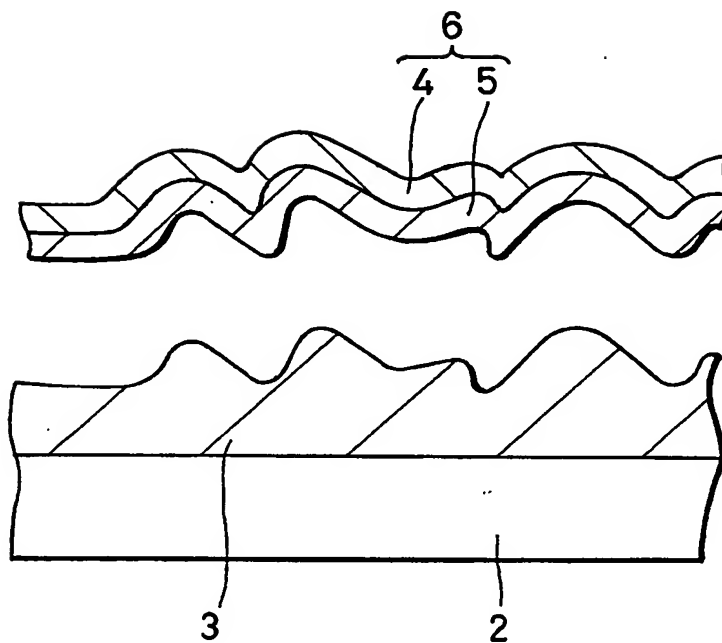
**FIG. 14C**



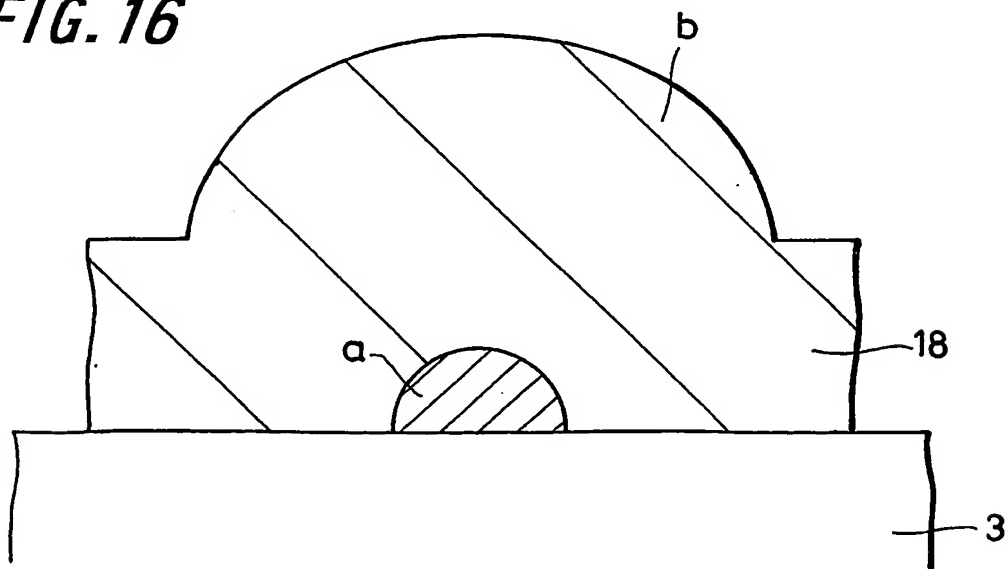
**FIG. 14D**



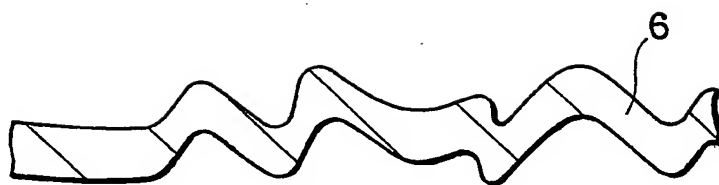
**FIG. 15**



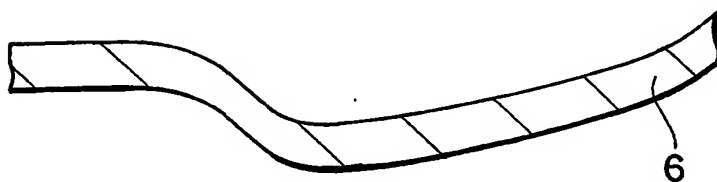
**FIG. 16**



**FIG. 17**



**FIG. 18**



## 引用符号の説明

- 1、1 1・・・光学MEMS素子
- 2、1 2・・・基板
- 3、1 3・・・基板側電極
- 4、1 6・・・駆動側電極
- 6、1 4・・・ビーム
- 7・・・支持部
- 8・・・空隙
- 1 5・・・ブリッジ部材
- 2 1・・・GLVデバイス
- 2 2・・・基板
- 2 3・・・基板側電極
- 2 4〔2 4<sub>1</sub>～2 4<sub>6</sub>〕・・・ビーム
- 2 5・・・ブリッジ部材
- 2 6・・・反射膜兼駆動側電極
- 3 1・・・基板
- 3 2・・・半導体基板
- 3 3・・・絶縁膜
- 3 4・・・基板側電極
- 3 5・・・流動性膜
- 3 6・・・支持部
- 3 7・・・犠牲層
- 3 8・・・シリコン窒化膜
- 3 9・・・駆動側電極
- 3 9'・・・駆動側電極材料層
- 4 0・・・レジストマスク
- 4 1・・・ビーム

- 4 2、5 5 . . . 空隙
- 4 3、4 4 . . . M E M S 素子
- 4 6 . . . 保護膜
- 4 7 . . . M E M S 素子
- 5 1 . . . 開口
- 5 2 . . . レジストマスク

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/13128

**A. CLASSIFICATION OF SUBJECT MATTER**  
Int.Cl<sup>7</sup> B81B3/00, B81C1/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl<sup>7</sup> B81B3/00, B81C1/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2003  
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 3196823 B2 (NEC Corp.), 06 August, 2001 (06.08.01), Par. Nos. [0041] to [0044]; Fig. 2 (Family: none)	1, 3, 5, 7
X	WO 98/38801 A1 (DAEWOO ELECTRONICS CO., LTD.), 03 September, 1998 (03.09.98), Claims; Figs. 15 to 16 & JP 2002-511152 A	1, 3, 5, 7
X	WO 99/00991 A1 (DAEWOO ELECTRONICS CO., LTD.), 07 January, 1999 (07.01.99), Page 4, lines 1 to 11; Figs. 2 to 7 & JP 11-160632 A Par. No. [0017]; Figs. 2 to 7	2, 4, 6, 8

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 02 April, 2003 (02.04.03)	Date of mailing of the international search report 15 April, 2003 (15.04.03)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> B81B3/00, B81C1/00

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> B81B3/00, B81C1/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年  
 日本国公開実用新案公報 1971-2003年  
 日本国登録実用新案公報 1994-2003年  
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 3196823 B2 (日本電気株式会社), 2001. 08. 06, 段落【0041】-【0044】, 第2図 (ファミリーなし)	1,3,5,7
X	WO 98/38801 A1 (DAEWOO ELECTRONICS CO., LTD.), 1998. 09. 03, 特許請求の範囲, 第15-16図 & JP 2002-511152 A	1,3,5,7

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」 同一パテントファミリー文献

国際調査を完了した日

02.04.03

国際調査報告の発送日

15.04.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

高田 元樹

3C

9821

電話番号 03-3581-1101 内線 3322

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	WO 99/00991 A1 (DAEWOO ELECTRONICS CO., LTD.) , 1999. 01. 07, 第4頁第1-11行, 第2-7図 & JP 11-160632 A, 段落【0017】, 第2-7図	2,4,6,8

**THIS PAGE BLANK (USPTO)**